

日本国特許庁
JAPAN PATENT OFFICE

PCT/JP2004/002480
#2

01.3.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

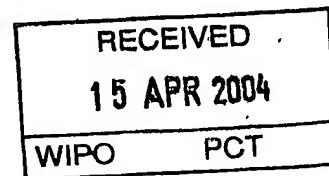
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 2月 28日

出願番号
Application Number: 特願 2003-052827

[ST. 10/C]: [JP 2003-052827]

出願人
Applicant(s): 松下電器産業株式会社

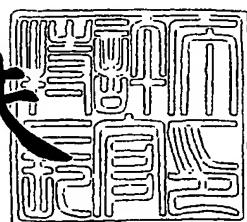


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 4月 1日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 2030250004
【提出日】 平成15年 2月28日
【あて先】 特許庁長官殿
【国際特許分類】 G08C 13/00
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内
【氏名】 上田 路人
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社
【代理人】
【識別番号】 100097445
【弁理士】
【氏名又は名称】 岩橋 文雄
【選任した代理人】
【識別番号】 100103355
【弁理士】
【氏名又は名称】 坂口 智康
【選任した代理人】
【識別番号】 100109667
【弁理士】
【氏名又は名称】 内藤 浩樹
【手数料の表示】
【予納台帳番号】 011305
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 確率的パルス発生器と差分絶対値演算器及びこれを用いたマンハッタン距離演算装置

【特許請求の範囲】

【請求項 1】 2つの入力信号の大小により H i g h または L o w の 2 値出力をする比較器の、前記 2 つの入力の一方をランダムに変動する入力信号 (V_C) とすることで、他方の入力信号 (V_S) の大きさに対応した数のパルスを確率的に出力する確率的パルス発生器。

【請求項 2】 前記 V_C が少なくとも無限時間後に均一なヒストグラムを有するランダムな変動とすることで、パルスの発生確率が V_S に線形となることを特徴とする請求項 1 に記載の確率的パルス発生器。

【請求項 3】 前記 V_C がテント写像のカオスであることを特徴とする請求項 2 に記載の確率的パルス発生器。

【請求項 4】 前記 V_C がベルヌーイ・シフト写像のカオスであることを特徴とする請求項 2 に記載の確率的パルス発生器。

【請求項 5】 前記 V_C が一様乱数であることを特徴とする請求項 2 に記載の確率的パルスの生成方法。

【請求項 6】 前記比較器がアナログコンパレータであることを特徴とする請求項 1 に記載の確率的パルスの生成方法。

【請求項 7】 前記比較器がチョッパ型 CMOS コンパレータであることを特徴とする請求項 1 に記載の確率的パルス発生器。

【請求項 8】 入力信号 V_S をチョッパ型 CMOS コンパレータへ入力し保持した後、比較入力信号として V_C を連続して入力する請求項 7 に記載の確率的パルス発生器。

【請求項 9】 請求項 1 に記載の確率的パルス発生器を少なくとも 2 つ具備し、前記第 1 の確率的パルス発生器への入力を V_{S1} 、 V_{C1} 、出力を V_{O1} とし、前記第 2 の確率的パルス発生器への入力を V_{S2} 、 V_{C2} 、出力を V_{O2} とするとき、 V_{C1} と V_{C2} が同一の変動信号とし、且つ V_{O1} と V_{O2} を X O R (排他的論理和) へ入力し、X O R 出力により V_{S1} と V_{S2} の値の差分絶対値を確率的なパルス数とし

て得ることを特徴とする差分絶対値演算器。

【請求項10】 前記XOR出力である確率的なパルスは、VS₁とVS₂の値の差分絶対値が小さいほどパルス発生確率が小さいことを特徴とする請求項9に記載の差分絶対値演算器。

【請求項11】 前記同一のランダムに変動する変動信号の値が、演算実行毎に同じ数列を用いることを特徴とする請求項9に記載の差分絶対値演算器。

【請求項12】 請求項9に記載の絶対値演算器を並列に配置することで、2つのベクトル間の各要素の絶対値を確率的なパルス数として得、且つこれらのパルス数の総和を得ることでマンハッタン距離を確率的なパルス数として得ることを特徴とするマンハッタン距離演算装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、アナログ値に対応した数のパルスを確率的に発生する確率的パルスの生成方法とこれを用いたマンハッタン距離演算装置に関する。

【0002】

【従来の技術】

近年のパーソナルコンピュータ（PC）の普及に見られるように、半導体素子も家庭内での使用も大幅に普及してき、単なる数値演算のみならず、インターネット、メールや画像処理など、個人的な用途での使用分野が増加しつつある。

【0003】

しかしながら、これほど高速に演算できるようになったPCにおいても、全ての演算に対して十分な速度が得られているわけではない。例えば、人の発する声や言語を認識したり、カメラに写った人が誰であるかを認識するといった処理は、膨大な量の演算を行う必要があるため、実時間の処理は困難である。

【0004】

このような認識処理の基本は、記憶されている音声や顔などの情報をベクトル化して記憶しておき、入力情報を同様にベクトル化してこれらの類似を検出し、どれに最も近いかという演算を行うことである。このようなベクトル比較処理は

、連想メモリや、ベクトル量子化、動き予測等のパターン認識や、データ圧縮等の幅広い情報処理に利用され得る基本的な処理である。

【0005】

このようなベクトル比較はいずれの用途においても膨大な演算量であり、また従来のPCに代表されるノイマン型コンピュータでは、その原理として全てのベクトル比較演算を一旦終了しないと、どれが一番近いかを抽出できず、結果として非常に時間を要してしまう。

【0006】

このような複数の数値間の「近さ」を高速に演算する新概念の従来の装置として、非特許文献1が挙げられる。

【0007】

図24には、上記従来例の距離演算装置の構成を示した。

【0008】

図24の距離演算装置は、デジタルデータの一致／不一致を確率的に演算する装置である。入力データ101と記憶データ103が一致する場合（両者とも1または両者とも0の場合）は次のXNOR回路により1が出力される。XNOR回路の次にはパルス幅がカオス的に変化するPWMカオス発生器が接続されている。ここでPWMカオスが発生した後、ある時間後にラッチ信号105を入力すると、そのときの入力が保持される。ラッチ回路にはカオス的に幅が変動する信号が入力されているので、ラッチ回路が保持する値がHig hとなる動作は確率的動作となる。そしてHig hが保持されるとスイッチ109がONとなり電流源107により電流が供給される。これら電流の総和を検出し、上位抽出回路111により比較することで、入力データ101の群と記憶データ103の群が近いものほど電流が確率的に大きく検出されるので、ベクトル間の近さ（この場合ハミング距離）を確率的に演算することができる。なお、上記従来技術例に用いられるカオスは図25の写像マップに示されるような、いわゆるロジスティック・カオスを用いるとしている。

【0009】

【非特許文献1】

IEICE Transactions on Electronics,
Vol. E84-C, No. 12, December 2001, pp 1
723-1729に記載の"A CMOS Stochastic Associative Processor Using PWM Chaotic Signals."

【0010】

【発明が解決しようとする課題】

しかしながら、上記従来技術例の距離演算装置は、まず第1にデジタル情報の比較するために2値の比較しか実行できない。すなわち、このままではハミング距離演算装置としてしか動作しない。よって多ビット情報の比較には、2値比較をビット数分実行することになり、効率的ではない。

また、そもそも2値情報の比較（距離演算）はXNORで完了しているため、その後、カオスを導入して解を確率的にすることは演算のエネルギー効率の観点からも不利であり、距離演算装置としてはデジタルのみの演算に対して、消費エネルギーの低減はあまり期待できなかった。

【0011】

【課題を解決するための手段】

以上の課題を解決するため、本発明の第1の発明の確率的パルスの生成方法は、2つの入力信号の大小によりHighまたはLowの2値出力をする比較器の一方をランダムに変動する入力信号（VC）とすることで、他方の入力信号（VS）の大きさに対応した数のパルスを確率的に出力する確率的パルスの生成方法を提供するものである。

また本発明の第2の発明の確率的パルスの生成方法は、ランダムに変動する入力信号（VC）が少なくとも無限時間後に均一なヒストグラムを有する変動することで、パルスの発生確率がVSに線形と/orすることができる確率的パルスの生成方法である。

また本発明の第3の発明のマンハッタン距離演算装置は、2つの比較器を具備し、第1の比較器への入力をVS1、VC1、出力をV01とし、第2の比較器への入力をVS2、VC2、出力をV02とするとき、VC1とVC2が同一のランダムに変動す

る入力信号とし、且つV₀₁とV₀₂をXOR（排他的論理和）へ入力する構成とすることで、XOR出力によりV_{S1}とV_{S2}の値の差分絶対値を確率的なパルス数として得ることができるようにしたマンハッタン距離演算装置を提供するものである。

また本発明の第4の発明のマンハッタン距離演算装置は、ランダムに変動する入力信号の値を、マンハッタン距離演算実行毎に同じ数列を用いることにより、確率的なパルス発生であるために発生するマンハッタン距離演算の逆転を防止することが可能となるマンハッタン距離演算装置を提供するものである。

【0012】

【発明の実施の形態】

（実施の形態1）

以下、本発明の第1の実施形態の確率的パルス発生器について図面を用いながら説明する。

【0013】

図1は本発明の実施形態1の確率的パルス発生器の構成の一例を示す図である。図1において1は確率的パルス発生器である。3は比較器である。5a, 5bは電圧変換器であり所定の式により入力信号を変換して出力する。7はエッジ検出回路であり、たとえばパルス波形の立ち上がりを検出し等幅のパルスを出力する機能を有する。9はカウンタであり、入力されたパルスのたとえば立ち上がりの数をカウントする。

【0014】

確率的パルス発生器1は基本的に比較器3からなるが、後述する理由により電圧変換器5a, bを設けている。

【0015】

また比較器3は図2に示すような特性を有しており、図1のプラス端子の電圧がマイナス端子の電圧より大きくなるとV_{out}はHighとなり、逆の場合Lowを出力する特性を有する。

【0016】

このような比較器としては、アナログ・コンパレータと呼ばれる素子を適用す

ることができる。具体的にはオペアンプを用いたり、またはラッチ回路を用いたものを適用することができる。

【0017】

なお、本発明の確率的パルス発生器においては、比較器3のプラス端子に変動する信号 S_C またはこれを電圧変換器5aにより変換した変動電圧 V_C を入力するものとし、マイナス端子に確率的なパルスとして表現する対象の入力信号 S_S またはこれを電圧変換器5bにより変換した信号電圧 V_S を入力するものとし、断り無くこの条件での動作を説明するが、これらは逆であっても同様の動作をすることは言うまでもない。

【0018】

エッジ検出回路7の構成例を図3に示す。同図において図1と同一物には同一番号を附記し説明を省略する。図3において11は遅延回路であり、たとえば多数連結されたインバータ回路からなる。13はAND回路であり論理和演算を実行する。

【0019】

図3に示すエッジ検出回路7の動作を図4に示す。

【0020】

図4の上の波形はエッジ検出回路7への入力である V_{out} の波形と、これがインバータで反転され且つ遅延された波形である V_{out2} の波形を示している。これら V_{out} と V_{out2} の論理和をAND回路13により実行した結果である出力電圧 V_p を下の図に示している。入力 V_{out} のパルスの立ち上がりにおいてパルスが発生しエッジ(立ち上がり)検出が行われている。また出力 V_p は、遅延回路11の遅延時間である τ だけ幅を持つことも同時に理解される。このエッジ検出回路3により、図1のカウンタ9は安定してパルスの発生数をカウントすることができる。

【0021】

以下、図1の構成の確率的パルス発生器1の動作について図5を用い説明する。図5(a)は確率的パルス発生器1への入力である変動電圧 V_C と信号電圧 V_S の様子を示している。図2の比較器3の特性から、この場合、 V_C が V_S より大き

くなると比較器3はHighを、逆の場合はLowを出力する。

【0022】

この出力 V_{out} がエッジ検出回路7へ入力されることで、先の図4の説明のようにしてたとえば比較器がLowからHighへ出力が変わった際にエッジ検出回路7から固定幅のパルス V_p が発せられる。このパルス数をカウンタ9でカウントする。

【0023】

次に、このカウンタ9でカウントするパルス数が信号電圧 V_S の大きさを確率的に表現していることについて説明する。

【0024】

まず図6には信号電圧 V_S を横軸の値(0~1[V])に固定した際に、変動電圧 V_C を1000回変動させたときに発生するパルスの数をプロットして示している。なお、変動電圧は一様乱数に従うものとし、その変動範囲は同様に0~1[V]の範囲とした。

【0025】

図6に示すように、上に凸の2次関数状にパルスの発生数が変化する特性が得られている。ここで、図1の電圧変換器5bで入力信号 S_S を信号電圧 V_S に変換する際に、例えば次の数1で変換を実行する。

【0026】

(数1)

$$V_S = 0.4 \times (S_S - S_{Smin}) / (S_{Smax} - S_{Smin})$$

なお、 S_{Smax} 、 S_{Smin} は夫々入力信号 S_S の最大値と最小値である。

【0027】

V_C は例えば、0~1の範囲の一様乱数を倍率1で電圧に変換する。

【0028】

すると V_S は0~0.4[V]の電圧となるため、元の入力信号 S_S が大きいほど図6に示すように多くのパルスがカウントされる。

【0029】

すなわち、本発明の確率的パルス発生器の、入力信号 S_S の大きさをパルス数

に変換するという機能を以上の動作により得ることができるのである。なお、このパルスカウント数は図5からも理解されるように変動信号の変動数が小さいほど確率的であり、取得までの時間は短くできるが、誤差は大きい。一方で変動数を大きくすると、誤差は小さくなる。

【0030】

次に本実施形態1の場合の、信号電圧 V_S に対するパルスの発生確率について考察する。

【0031】

まず図7には本実施形態1の場合の一様乱数の発生回数のヒストグラムを示している。図7に示すように比較的フラットであり、一様な分布の乱数である。

【0032】

ここで、本発明の確率的パルス発生器のパルス発生条件を再度、図8により考えてみる。

【0033】

上述のように（今の構成条件では） V_C が V_S より小さく、次の V_C が V_S より大きくなるときにパルスが発生するので、ある時の V_C を $V_C(t)$ とし、次の V_C を $V_C(t+1)$ とすると、写像空間では図8でハッチングを施した部分がパルスが発生する確率を表わす。

【0034】

ここで、 V_C は一様乱数であることから0～1の範囲である数が発生する確率は一様である。よって $V_C(t)$ が0～ V_S の範囲にある確率は V_S となる。次に $V_C(t+1)$ が V_S ～1の範囲にある確率は $(1-V_S)$ となるので、結果的に本実施形態1の確率的パルス発生器のパルス発生確率 P は次の数2で与えられる。

【0035】

(数2)

$$P = V_S (1 - V_S)$$

上式のように、本実施形態1の確率的パルス発生器は、 V_S の2次関数となり、図6のパルス発生は、1000回の V_C 投入により、式2に示す2次関数に漸近していることが理解される。

【0036】

以上、本発明の確率的パルス発生器1は、簡便な回路構成でありながら、変動信号と入力信号を夫々最適な電圧値にしそれらを比較器へ入力することをパルスを発生させ、その数をカウントすることで入力信号の大きさを確率的パルス数として得ることができるものである。

【0037】

このような機能によりアナログ信号をデジタル値に変換することなく、直接的に確率的なパルス数としてその大小を表現できるものである。

【0038】

(実施の形態2)

以下、本発明の第2の実施形態の確率的パルス発生器について図面を用いながら説明する。

【0039】

本実施形態2の確率的パルス発生器は、実施形態1の確率的パルス発生器とは、変動信号を異なる特性に制御することで新たな機能を得るものであるため、以下、この点について説明する。

【0040】

本実施形態2の確率的パルス発生器は、変動信号として、テント写像のカオスを用いることを特徴とする。

【0041】

まず図9によりテント写像のカオスについて説明する。

【0042】

図9において初期値 X_1 をまず任意に選択すると図の直線に従って、次の数3および数4で次の値を決定する。(写像)

【0043】

(数3)

$$X_2 = 2X_1 \quad (X_1 \leq 0.5)$$

(数4)

$$X_2 = 2(1 - X_1) \quad (X_1 > 0.5)$$

次に得られた X_2 の値により同様に式3、4により X_3 を求める。以上の単純な写像演算で得られるのがテント写像のカオスである。しかしながらこうして得られた数列は長期的に非常に複雑な振る舞いを示すようになることが知られている。

【0044】

このテント写像カオスを変動信号としたときのパルスの発生確率を図10を用いて検討する。

【0045】

なお、テント写像カオスは実施形態1の一様乱数と同様に、ヒストグラムが一定となることが数学的に解かれていることから、以下のような解析が成立する。

【0046】

先の実施形態1と同様の理由から、図10 (a)、(b)においてそれぞれハッチングで示した領域がパルス発生確率を示すことになる。

【0047】

ここで実施形態1と異なるのは、今回は写像により次の値が決まるため、図でハッチングで示した面積がパルス発生確率を表わすことにならず、図で太線で示した領域のみがパルスを発生しうることとなる。すなわち矢印で示した幅Pがパルス発生確率を示す。

【0048】

図10に示すように V_S が $2/3$ 以上か以下かで幅の計算法が異なり、

【0049】

(数5)

$$P = V_S/2 \quad (V_S \leq 2/3)$$

(数6)

$$P = 1 - V_S \quad (V_S \geq 2/3)$$

【0050】

結果を図11に示す。

【0051】

ここで例えば実施形態1のように V_S の範囲を $0 \sim 2/3$ (図のA領域) となるように電圧変換器を制御すること、本実施形態2の確率的パルス発生器は入力信

号 S_S の値に対して、厳密解としては線形なパルス発生を得ることができ、パルス発生確率は 0 % から 33 % の間となることが理解される。

【0052】

以上のことから、本実施形態 2 の確率的パルス発生器は、厳密解として（変動信号を非常に多く変動させると）入力信号に対して線形なパルス数を得ることができる。

【0053】

すなわち入力信号のアナログ値をパルス確率として線形に得ることができる。これにより、異なる入力信号に対するパルス確率の差分絶対値についても、パルス数の差として単純に計算することが可能となる。

【0054】

なお、本実施形態 2 では図 11 において領域 A を用いる場合について説明したが、領域 B でも同様の効果を得られることは言うまでもない。

【0055】

(実施の形態 3)

本実施形態 3 の確率的パルス発生器は、実施形態 2 の確率的パルス発生器と異なり、変動信号として「ベルヌーイ・シフト」と呼ばれる数列を用いることを特徴とする。

【0056】

図 12 によりベルヌーイ・シフト写像について説明する。

【0057】

図 12 において初期値 X_1 をまず任意に選択すると図の直線に従って、次の数 7 および数 8 式で次の値を決定する（写像）。

【0058】

(数 7)

$$X_2 = 2X_1 \quad (X_1 \leq 0.5)$$

(数 8)

$$X_2 = 2X_1 - 1 \quad (X_1 \geq 0.5)$$

次に得られた X_2 の値により同様に式 7、8 により X_3 を求める。以上の単純な写

像を繰り返すのは実施形態2と同様であり、またベルヌーイ・シフト写像も均一なヒストグラムの数列を発生する。

【0059】

以上のことから実施形態2と同様に図13に示すように、実施形態3の確率的パルス発生器のパルス発生確率を得ることができる。パルス発生確率は図13（a），（b）の太線の写像上の領域であり、

【0060】

（数9）

$$P = V_S / 2 \quad (V_S \leq 0.5)$$

（数10）

$$P = (1 - V_S) / 2 \quad (V_S \geq 0.5)$$

【0061】

結果を図14に示す。本実施形態3の場合は、 $V_S = 0.5$ に頂点を持ち、実施形態2と同様に線形なパルス発生確率特性が得られる。

【0062】

すなわち例えば信号電圧 V_S の範囲が $0 \sim 0.5$ （図のC領域）となるように電圧変換器を制御すること、本実施形態2の確率的パルス発生器は入力信号 S_S の値に対して厳密解として線形なパルス発生を得ることができ、パルス発生確率は0%から25%の間となることが理解される。

【0063】

すなわち本実施形態3の確率的パルス発生器によっても、入力信号のアナログ値をパルス確率として線形に得ることができる。

【0064】

なお、図14において領域Dを用いる場合でも同様であることは言うまでもない。

【0065】

また、これまで実施形態1～3において、変動信号として一様変数、テント写像、ベルヌーイ・シフト写像を用いる場合のパルス発生について説明したが、これらの説明から理解されるように、変動信号は必ずしも計算を実行して得たもの

である必要はなく、例えば雑音信号を増幅したものであっても同様の動作が得られるることはいうまでもない。特に雑音信号についてはヒストグラムが既知である方が好ましく、さらにはヒストグラム形状が安定であるものが、信号電圧への電圧変換の際の計算を決定しやすいと言う点で好ましい。

【0066】

(実施の形態4)

以下、本発明の第4の実施形態の確率的パルス発生器について図面を用いながら説明する。

【0067】

本実施形態4の確率的パルス発生器は、比較器としてチョッパ型コンパレータを用いている点に特徴を有する。

【0068】

チョッパ型コンパレータ（以下CC）はアナログ-デジタル変換などに用いられる回路であり、トランジスタの閾値ばらつきをキャンセルできる動作を実行できることから、特にCMOSにおいて非常に有用な回路である。このCCを用いて確率的パルス発生器を構成・駆動できることは、シリコン半導体への導入を考慮すれば非常に産業的に効果の大きなものである。

【0069】

図15には実施形態4の確率的パルス発生器の構成を示している。なお同図において図1と同一物には同一番号を附記し説明を省略する。図15において、20は本実施形態4の確率的パルス発生器である。21は比較器であり、キャパシタ、インバータ、スイッチ（例えばMOSトランジスタ）からなるチョッパ型コンパレータからなる。23a, bはスイッチであり、例えばMOSトランジスタからなる。

【0070】

図16にCCの動作説明を示した。CCは図16aのようにスイッチを短絡した状態で電圧V₁を印加し、印加した状態でスイッチをOFFし、その後電圧V₂を印加すると、V₂がV₁より大きいとインバータが反転し、V_{out}がLOWとなる。一方、V₂がV₁より小さいとV_{out}はHIGHとなる。このように比較する電

圧をスイッチをOn、Offとしながら順次比較する電圧を入力することでその大小を比較できるものである。

【0071】

なお、この例の場合、HighとLowが先と反転するが、これは本質ではなく、例えば、さらに出力にインバータを設ければHighとLowは同様にすることができる。

【0072】

図17は本実施形態3の確率的パルス発生器の動作を説明する図である。

【0073】

図17 (a) ではスイッチ23bをOnとし、CCのスイッチもOnとしておくことで、入力信号SSを電圧変換器5bにより、実施形態1、2、3で説明した数式により信号電圧VSに変換し、スイッチ23bを経由し比較器21へ印加し、その後比較器21のスイッチをOffすることでVSをCCに書き込む。

【0074】

次に図17 (b) ではスイッチ23aをOnとし、変動信号Scを同様に実施形態1～3の手順で変動電圧VCへと変換しこれをスイッチ23aを経由して比較器21へ印加することにより、比較器21は実施形態1と同様にHigh/Low信号Voutを出力し、これをエッジ検出回路7により等幅パルスVpへ変換し、このパルスをカウンタ9でカウントする。

【0075】

図18には本実施形態4の確率的パルス発生器の動作状況を示している。図18は横軸が時間、縦軸が1 [V/div] の電圧を示しており、グラフは下から順に信号電圧VS、変動電圧VC、比較器出力Voutを示している。

【0076】

また最初の10～30 [nsec] 間に比較器のスイッチを開閉し、0.5[V]の信号電圧VSを書き込んでいる。その後50 [nsec] から変動電圧VCを順次印加している。

【0077】

なお、この例ではテント写像カオスの数列に従った電圧を印加している。

【0078】

本実施形態4ではCCの出力のHigh/Lowを反転しているので、出力V_{out}は最初に書き込んだV_Sの値よりV_Cが小さくなるとHighになる。図18においてもV_Cが0.5[V]より高い状態から低い状態へ低下すると出力V_{out}がHighへ切り替わっている。ここでは割愛するが、この後、実施形態1に示したエッジ検出を行えば、V_{out}がHighになったときのエッジを検出することができ、パルス数としてV_Sの値を得ることができる。

【0079】

本実施形態3の確率的パルス発生器においては、特に図17（b）の状態で変動信号S_Cの値を順次変更するだけで連続して比較器21による比較動作が実行できるため、非常に簡便な駆動法で入力信号S_Sの値を確率パルス数へと変換することができる。すなわち変動信号S_Cを例えば実施形態2のテント写像カオスとすれば、カウンタ9のカウント数は、S_Sの大きさを線形的に確率パルスとして表わすこととなる。

【0080】

（実施の形態5）

以下、本発明の第5の実施形態の確率的パルス発生器について図面を用いながら説明する。

【0081】

本実施形態5の確率的パルス発生器は、変動信号V_Cの与え方が異なる。

【0082】

実施形態1～4の確率的パルス発生器では、変動信号V_Cは、一様乱数や写像数列として、特にその値については言及しなかった。

【0083】

本実施形態5の確率的パルス発生器は、変動信号V_Cとして、毎回同じ数列を印加することを特徴とする。

【0084】

このような数列は、一様乱数を発生させたものを記憶装置に保持しておいて、毎回これを最初から順に用いることでも得ることができるし、またテント写像や

ペルヌーイ・シフトのような写像を用いる場合であれば、初期値を固定すれば、少なくともデジタル演算であれば、演算エラーがなければ毎回同一の数列を得ることができる。

【0085】

図19には、このように毎回同じ数列を用いる場合と、完全にランダムとした場合について、実施形態2のテント写像の場合についてのパルス発生確率を示している。

【0086】

横軸は信号電圧 V_S であり、縦軸はパルス発生確率 P である。このグラフは一例として V_S を 0.8 から少しずつ大きくしながら、それぞれの V_S に対して変動電圧 V_C を 100 回変動させ、パルスが発生した確率を示している。

【0087】

本実施形態の確率的パルス発生器は、テント写像の変動信号を用いており、確率的パルス発生器は実施形態2より、例えば $V_S = 1$ で最大の $1/3$ となるように動作している。しかし、パルス発生確率はあくまで確率的であるため、図19に示すように、完全にランダムな変動信号に対しては、若干のぶれが見られる。すなわち、 P が最も大きいときに V_S が最大であるとは限らない。

【0088】

しかし、ここで本筆者らは、変動信号を同一の数列として、毎回各 V_S に対して P を得たところ、図に示すように階段状に P が変化し、少なくとも P が最大の時の V_S の中に最大の V_S が含まれるように P が発生する特性を示すことを突き止めた。

【0089】

これは、毎回同じ数列を用いることにより、毎回同じ群の V_C と V_S の大小を比較することになるため、 V_S が大きくなったときに発生するパルスの確率はすくなくとも小さくなることになるためである。

【0090】

以上のように、本実施形態の確率的パルス発生器によれば、変動信号を毎回同一にするかしないかという簡単な制御だけで、大幅に確率的パルス発生器の動作

を変更することができるものである。

【0091】

特に写像系数列については、初期値を固定するかしないかというだけで、これだけの大幅な動作の制御を実行できることとなる。

【0092】

完全なランダムな制御信号の場合、確率Pはまさに確率的に比較的大きいVSの群の中からランダムに抽出されるような動作をする。このようなランダムな動作は後述するベクトルマッチングにおけるマンハッタン距離演算に適用すれば、近いものの中から毎回ランダムにあるベクトルが抽出されることとなる。このような動作は、人間を相手にするような、「飽き」を生じさせない動作を機器に持たせるときに有用である。

【0093】

また一方の同一数列変動信号を与える場合には、非常に多くの変数とある数字の近さを知りたいとき、少なくとも確実に正解の変数を残して変数群から近いものを抽出させるような、正確な演算が要求されるときには非常に有用な動作手法である。

【0094】

(実施の形態6)

以下、本発明の第6の実施形態の差分絶対値演算器について図面を用いながら説明する。

【0095】

図20は本実施形態6の差分絶対値演算器の構成を示す図である。

【0096】

図20において30は差分絶対値演算器である。31a, bは実施形態1～5で説明した確率的パルス発生器である。確率的パルス発生器31aは比較器32aと電圧変換器33a、33bを具備し、また確率的パルス発生器31bは比較器32bと電圧変換器33c、33dを具備している点は実施形態1と同様である。また比較器32a, bの出力はそれぞれV_{out1}, V_{out2}であり、これらはそれぞれエッジ検出回路35a, bへ入力されている。これらエッジ検出回路35

a, b の出力 V_{p1}, V_{p2} はそれぞれ X O R (排他的論理和) 演算回路 3 6 へ入力され、 X O R 回路 3 6 の出力はカウンタ 3 7 へ接続されている。

【0097】

本実施形態 6 の差分絶対値演算器は、入力信号は 2 つ (S_{S1}、 S_{S2}) あり、これらの値の差分絶対値に対応した確率的パルスを発生する動作を提供するものである。

【0098】

なお入力信号 S_{S1} は図 2 0 に示すように確率的パルス発生器 3 1 a へ、一方の入力信号 S_{S2} は確率的パルス発生器 3 2 b へ入力されており、一方で、変動信号 S_C については同一のものが確率的パルス発生器 3 2 a, b へ入力されている。

【0099】

以上の構成の差分絶対値演算器の動作を図 2 1 により説明する。

【0100】

図 2 1 は 2 つの入力信号に対して同一の変動信号を与えたときの、エッジ検出回路 3 5 a, b のぞれぞれの出力と、これらを入力した X O R の出力について示している。

【0101】

なお、本実施形態 6 においては、例えば実施形態 2 の確率的パルス発生器を用いた場合について説明する。

【0102】

確率的パルス発生器 3 1 a, b はそれぞれ、実施形態 2 に従い、 V_C を変化させるたびに V_{S1}, V_{S2} のぞれぞれの大きさに対応した確率で、パルスを出力し、夫々 V_{p1}, V_{p2} に図で示すようにパルスを発生する。

【0103】

ここで、2つの確率的パルス発生器 3 1 a, b には同一の変動電圧が入力されているため、図に示すように、 V_{S1} と V_{S2} の値が似通っていると同時にパルスを発生する場合が多くなる。すると、 X O R 演算後には L o w が 出力される場合が多くなる。

【0104】

一方で、いずれか（今の場合 31b の方）の確率的パルス発生器のみがパルスを発生した場合には、XOR 演算後にパルスが output されることとなる。

【0105】

すなわち、 V_{S1} と V_{S2} の値が近いほど同様に V_{P1} , V_{P2} が生じ、XOR 後はパルスが出にくくなる。一方、 V_{S1} と V_{S2} の値が遠くなると、 V_{P1} か V_{P2} のいずれかのパルスが生じる確率が高まるため、XOR 後のパルスが出やすくなる。

【0106】

以上のことから、図 20 の差分絶対値演算器は、 S_{S1} のと S_{S2} の値が近いほどパルスが出にくい、すなわち $S_{S1} - S_{S2}$ の差分絶対値に対応したパルスを確率的に出力する動作をすることが理解される。

【0107】

図 22 には本実施形態 6 の差分絶対値演算器の動作結果を示している。

【0108】

図の横軸はランダムに発生した 2 つの入力信号の差分絶対値であり、縦軸は変動信号を 1000 回変動させたとき（完全ランダム）に発生したパルスの発生数を示している。

【0109】

非常に良好な線形性で差分絶対値を確率的なパルス数として表現できている。

【0110】

以上、本実施形態 6 の差分絶対値演算器は、2 つの確率的パルス発生器に 2 つの入力信号を印加し、一方の変動信号は 2 つの確率的パルス発生器に同一のものを投入し、それぞれの出力を XOR 演算することで、差分絶対値に対応したパルスを確率的に得ることができるものである。

【0111】

なお、実施形態 5 のように変動信号の数列を同一にすることで、同様に差分絶対値に対してパルス発生確率を階段状に変化させることは言うまでもない。

【0112】

（実施の形態 7）

以下、本発明の第7の実施形態のマンハッタン距離演算装置について図面を用いながら説明する。

【0113】

図23は本実施形態7のマンハッタン距離演算装置の構成を示す図である。図23において41はマンハッタン距離演算装置である。43(1)～(n)は実施形態6の差分絶対値演算器である。45(1)～(n-1)は遅延回路であり、本実施形態7では実施形態1で述べた遅延回路の遅延時間 τ の2倍の遅延時間を探している。46はベクトルでありn個の値(信号)からなる。47(1)～47(n)はベクトル46を構成する信号である。48はベクトルでありn個の値(信号)からなる。49(1)～49(n)はベクトル46を構成する信号である。50は変動信号である。51はカウンタである。

【0114】

以下、本発明の第7の実施形態のマンハッタン距離演算装置について図23を用いながら説明する。

【0115】

ベクトル46とベクトル48の同一要素番号の信号SS1(i)とSS2(i)をそれぞれ差分絶対値演算器43(i)へ入力する。

【0116】

実施形態6の差分絶対値演算器の動作説明に従い、信号SS1(i)とSS2(i)に従う信号電圧VS1とVS2を各比較器へ入力する。以上の動作は全ての差分絶対値演算器43(1)～(n)で実行される。その結果、ある変動信号SCが印加されると、SS1(i)とSS2(i)のマンハッタン距離に比例した確率でパルスが発生する。

【0117】

パルスは夫々遅延回路45を経て、カウンタ51へ到達する。ここで本実施形態7では、遅延回路45の遅延時間はパルス幅 τ の2倍の 2τ としているので、各差分絶対値演算器から出力されたパルスは相互に時間的に重複することなくカウンタ51へ到達するので、正確にそのカウント数を計測することができる。

【0118】

全てのパルスをカウントする時間を経た後、SCを変動させることで、同様にパルスを発生することができる。

以上の動作により、各差分絶対値演算器はベクトル要素間の差分絶対値の大きさに対応したパルスを発生するため、本実施形態7のマンハッタン距離演算装置全体としては2つのベクトル間のマンハッタン距離に対応したパルスをカウンタ51で得ることができる。

【0119】

なお同様の構造を並列的に拡張することで、膨大な数の参照ベクトルとのマッチングを同様に実行できることはいうまでもない。

【0120】

このようなマンハッタン距離演算装置により、デジタル演算では非常に時間とエネルギーを要するベクトルマッチング演算を少ない消費電力で実行することができる。

【0121】

特に本実施形態7では、全ての差分絶対値演算器に同一の変動信号を投入しているため、実施形態5で同一数列を投入する効果として説明したのと同様の効果により、カウンタ51でカウントされるパルス数の相互比較をした際、最もカウント数が低いベクトル群の中に、必ず最もマンハッタン距離が小さいベクトルが含まれることが保証される。

【0122】

このように、膨大なベクトル列がある場合に、本発明のマンハッタン距離演算装置により、必ず正解が含まれるベクトル列群として大幅にその個数を削減することで、例えばその後デジタルで厳密なマンハッタン距離演算をするなどしても、総合的にはより高速で低消費なマンハッタン距離演算を実行できるものである。

【0123】

なお、本実施形態7では各差分絶対値演算器から同時に output されるパルスのカウントのために遅延を用いたが、他の方法、例えばキャパシタへ充電するなどの手法であっても同様の機能が得られることは言うまでもない。

【0124】**【発明の効果】**

本発明は、確率的パルス発生器の構成と、その動作のための変動信号、確率的パルス発生器を用いた差分絶対値演算器、さらには差分絶対値演算器を用いたベクトル間のマンハッタン距離演算器についての発明である。

【0125】

まず本発明の確率的パルス発生器は、簡便な回路構成でありながら、変動信号と入力信号を夫々最適な電圧値にしこれらを比較器へ入力することでパルスを発生させることにより、パルスのカウント数で入力信号の大きさを確率的パルス数として得ることができるものである。このような機能によりアナログ信号をデジタル値に変換することなく、直接的に確率的なパルス数としてその大小を表現できる素子を提供できるものである。

【0126】

この確率的パルス発生器のパルス発生の制御として、特にテント写像カオスとベルヌーイ・シフトという写像による変動信号の有効性については、入力信号と発生パルス確率が線形的に対応するという点であり、特に確率的パルス発生器の特性をさらに効果的にする制御である。特に他の複雑な制御を必要とすることなく、変動信号の変動回数を増していくだけで、入力信号の値の大きさに比例したパルス確率へと収束する機能を提供できることは、パルスカウント数取得後にパルス数を相互に演算する際の計算精度が保証されるものであり、非常に有用な機能を提供するものである。

【0127】

また、これら変動信号を全くのランダム信号とするか、少なくとも入力信号ごとに同じ数列を用いるかでパルスの発生数のランダム性を制御できることも示した。この制御は非常に簡単な制御でありながら、特に同じ数列を用いれば、入力信号の大小比較を行う際に、パルス数の反転が発生せず、最大パルス数の群が必ず最大の入力信号の場合を含むことを保証されることを示しており、特に差分絶対値演算やマンハッタン距離演算など、数値演算を実行し、最も値が大きいものや小さいものを抽出する演算の際に大きな効果を発揮するものである。

【0128】

一方の完全にランダムな数列を用いる場合は、むしろ同じものが選ばれないことが好まれるような状況、例えば人間の感情に関する情報のベクトルマッチングなどの場合に、近いものの中からランダムに近い値やベクトルを抽出することができるものである。

【0129】

またこのような確率的パルス発生器を用いた差分絶対値演算器は、2つの確率的パルス発生器とXOR論理回路という単純な構造でありながら、差分絶対値に対応したパルスを同様に発生できるものであり、特にこの差分絶対値演算器を用いたマンハッタン距離演算装置の構成を単純化できるという点において非常に有用である。

【0130】

本発明のマンハッタン距離演算装置は、現在のデジタルLSI社会において、MPEG画像圧縮や、画像認識、音声認識など、ベクトル間で最も近いものまたは遠いものを見つけるという情報処理が膨大化する状況に対し、とりあえず近いものの数を絞り込むという機能により、デジタルLSIが演算しなくてはいけない量を圧倒的に削減することができ、産業に貢献すること大なるものである。

【図面の簡単な説明】**【図1】**

本発明の第1の実施形態の確率的パルス発生器の構成説明図

【図2】

同実施形態1の確率的パルス発生器の比較器の特性説明図

【図3】

同実施形態1の確率的パルス発生器のエッジ検出回路の構成例を示す図

【図4】

同実施形態1の確率的パルス発生器のエッジ検出回路の動作説明図

【図5】

同実施形態1の確率的パルス発生器の動作説明図

【図6】

同実施形態 1 の確率的パルス発生器のパルス発生状況説明図

【図 7】

同実施形態 1 の確率的パルス発生器の変動信号の特性説明図

【図 8】

同実施形態 1 の確率的パルス発生器のパルス発生確率の計算原理説明図

【図 9】

本発明の第 2 の実施形態の確率的パルス発生器の変動信号の特性説明図

【図 10】

同実施形態 2 の確率的パルス発生器のパルス発生確率の計算原理説明図

【図 11】

同実施形態 2 の確率的パルス発生器のパルス発生確率の厳密解説明図

【図 12】

本発明の第 3 の実施形態の確率的パルス発生器の変動信号の特性説明図

【図 13】

同実施形態 3 の確率的パルス発生器のパルス発生確率の計算原理説明図

【図 14】

同実施形態 3 の確率的パルス発生器のパルス発生確率の厳密解説明図

【図 15】

本発明の第 4 の実施形態の確率的パルス発生器の構成例説明図

【図 16】

同実施形態 4 の確率的パルス発生器を構成するチョッパ型 CMOS コンパレータの動作説明図

【図 17】

同実施形態 4 の確率的パルス発生器の動作説明図

【図 18】

同実施形態 4 の確率的パルス発生器の動作例を示す図

【図 19】

本発明の第 5 の実施形態の確率的パルス発生器の初期値制御による動作比較説明図

【図 2 0】

本発明の第 6 の実施形態の差分絶対値演算器の構成例を示す図

【図 2 1】

同実施形態 6 の差分絶対値演算器の動作原理説明図

【図 2 2】

同実施形態 6 の差分絶対値演算器の動作結果説明図

【図 2 3】

本発明の第 7 の実施形態のマンハッタン距離演算装置の構成例を示す図

【図 2 4】

従来技術例の距離演算装置を示す図

【図 2 5】

同従来技術例で確率動作を発生するロジスティック・カオスの説明図

【符号の説明】

1：確率的パルス発生器

3：比較器

5 a, 5 b：電圧変換器

7：エッジ検出回路

9：カウンタ

11：遅延回路

13：AND回路

20：確率的パルス発生器

21：比較器

23 a, b：スイッチ

30：差分絶対値演算器

31 a, b：確率的パルス発生器

32 a, b：比較器

33 a～d：電圧変換器

35 a, b：エッジ検出回路

36：XOR（排他的論理和）演算回路

37：カウンタ

41：マンハッタン距離演算装置

43 (1) ~ (n) : 差分絶対値演算器

45 (1) ~ (n-1) : 遅延回路

46：ベクトル

47 (1) ~ (n) : 信号

48：ベクトル

49 (1) ~ (n) : 信号

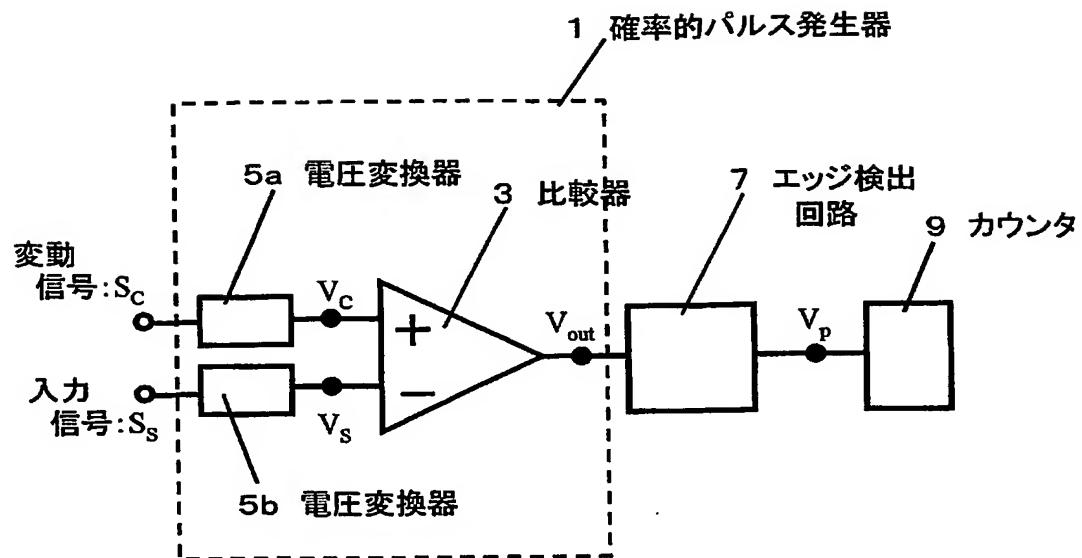
50：変動信号

51：カウンタ

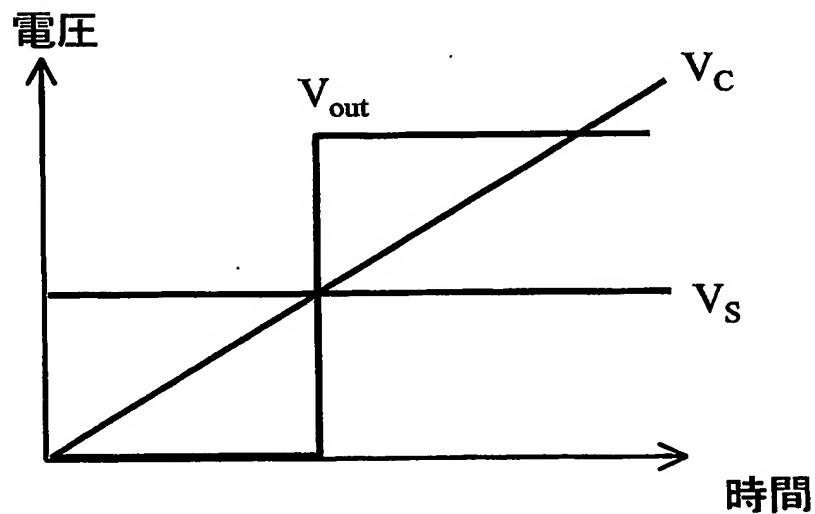
【書類名】

図面

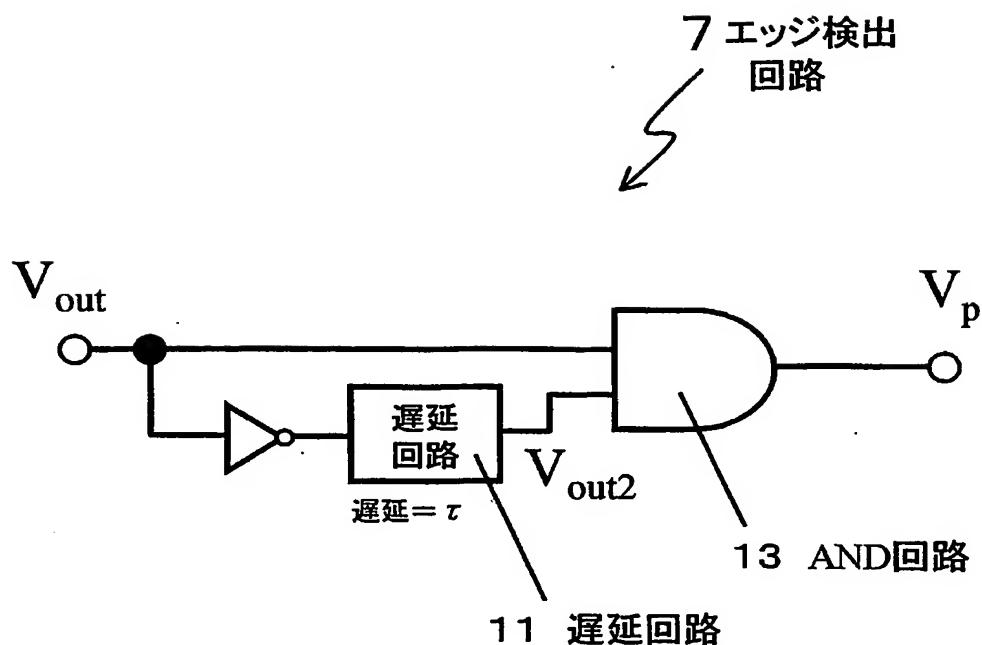
【図 1】



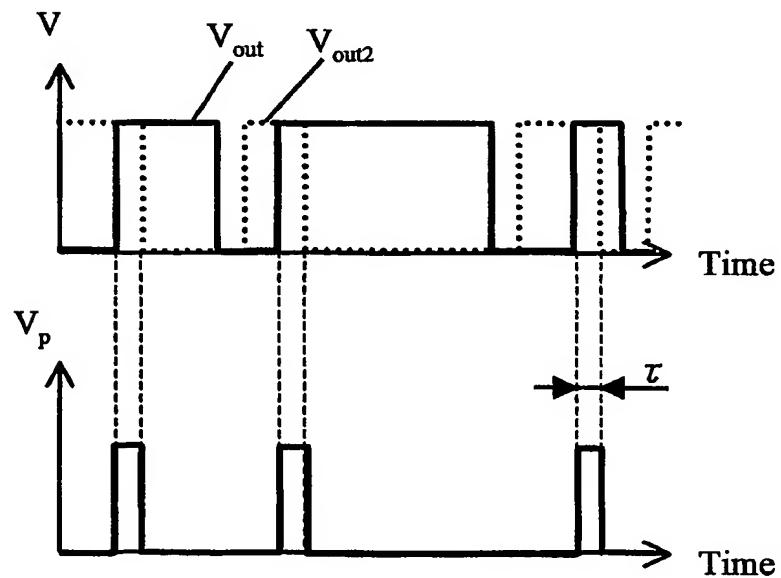
【図 2】



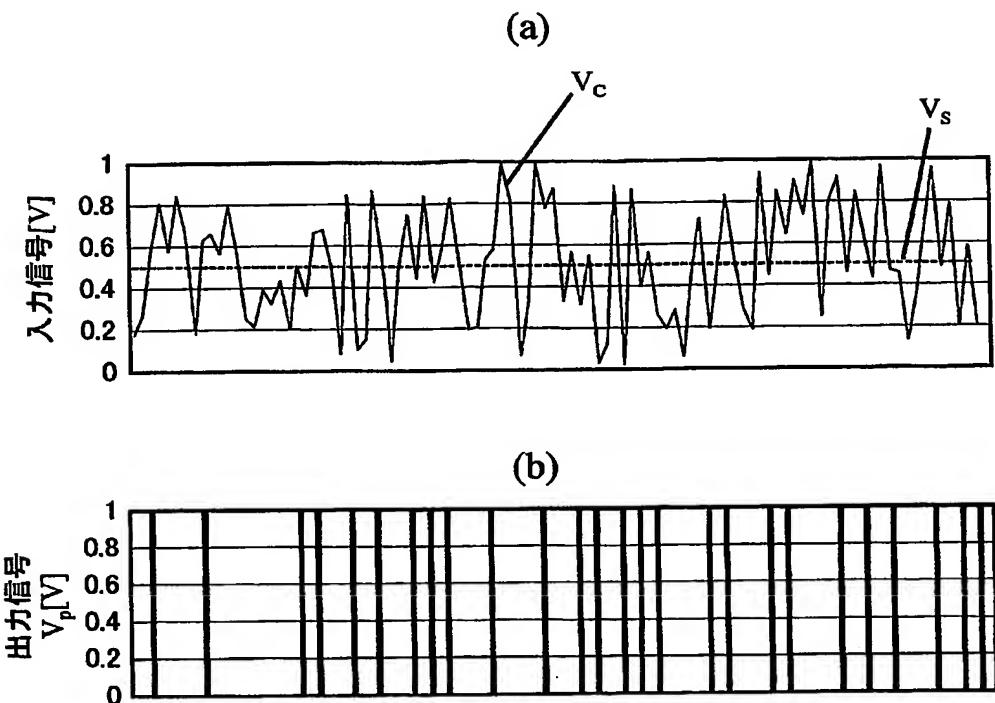
【図3】



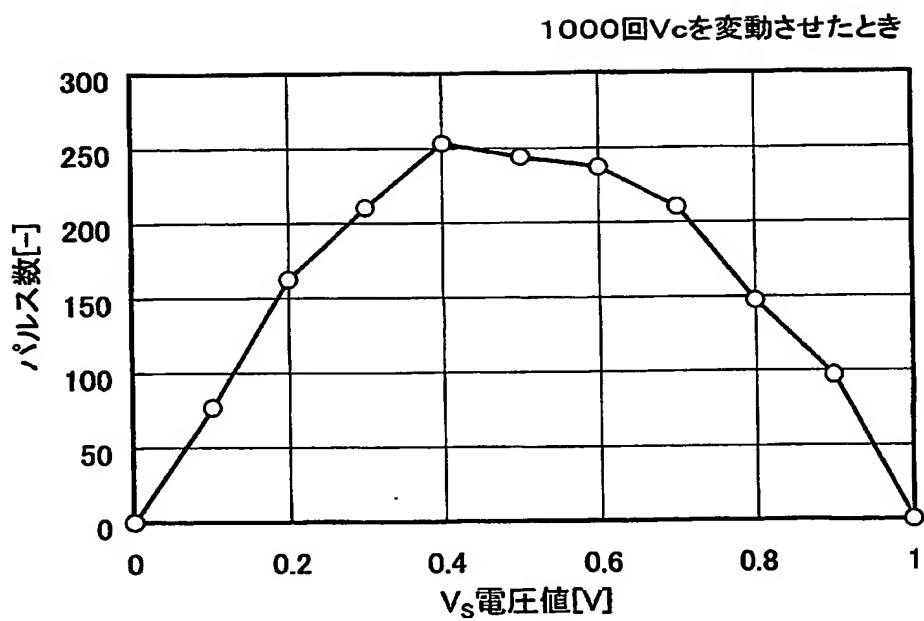
【図4】



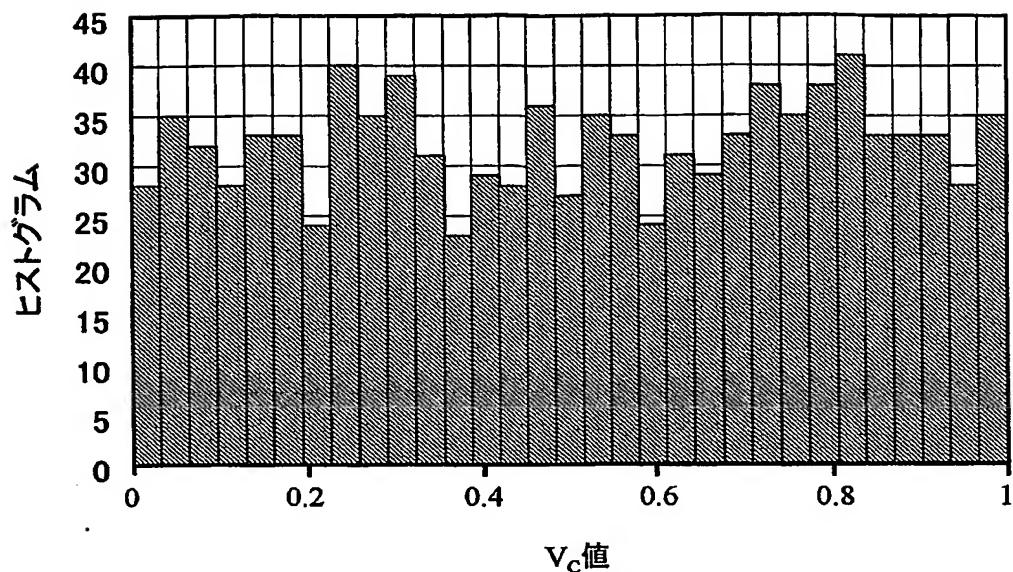
【図5】



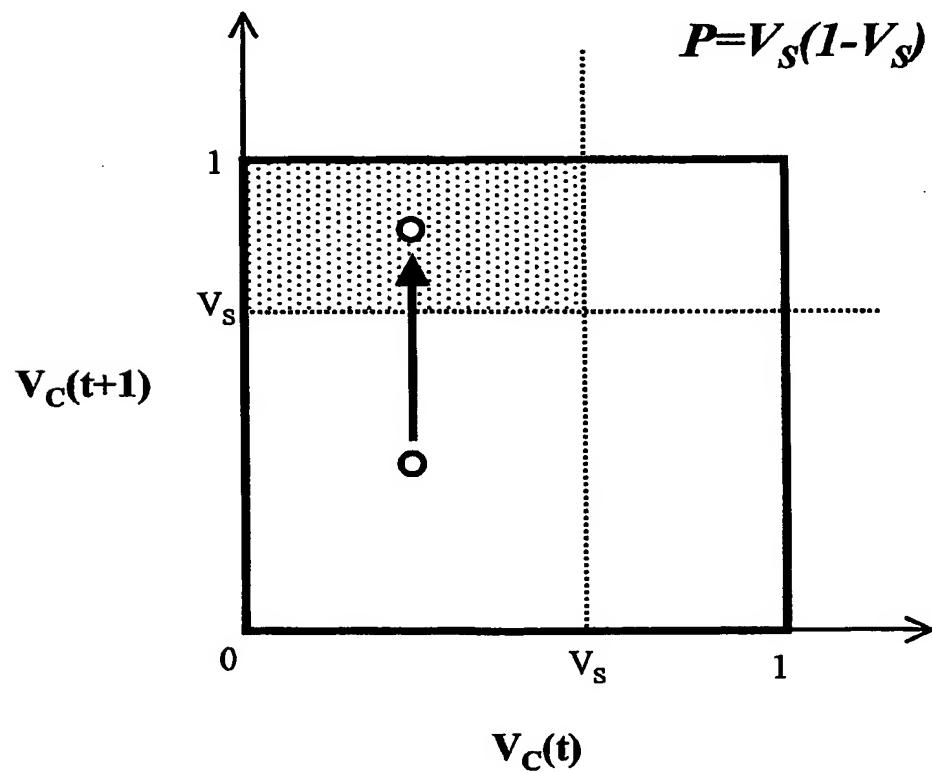
【図6】



【図7】

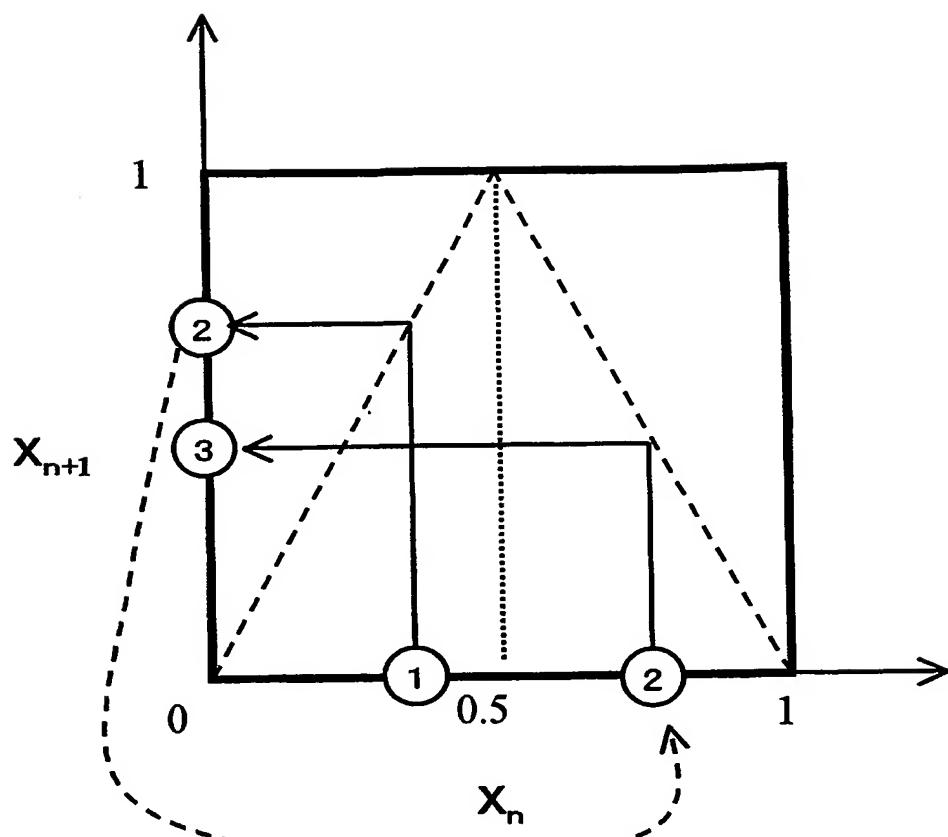


【図8】

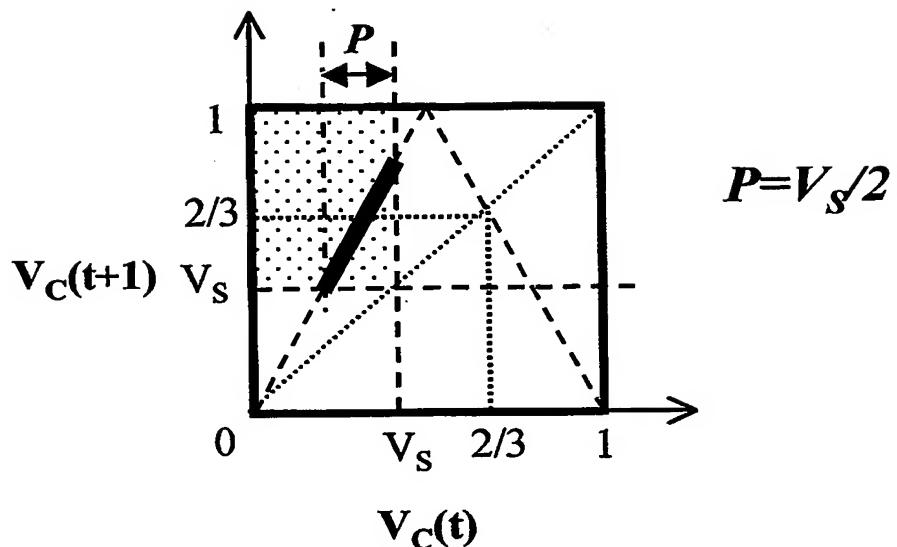
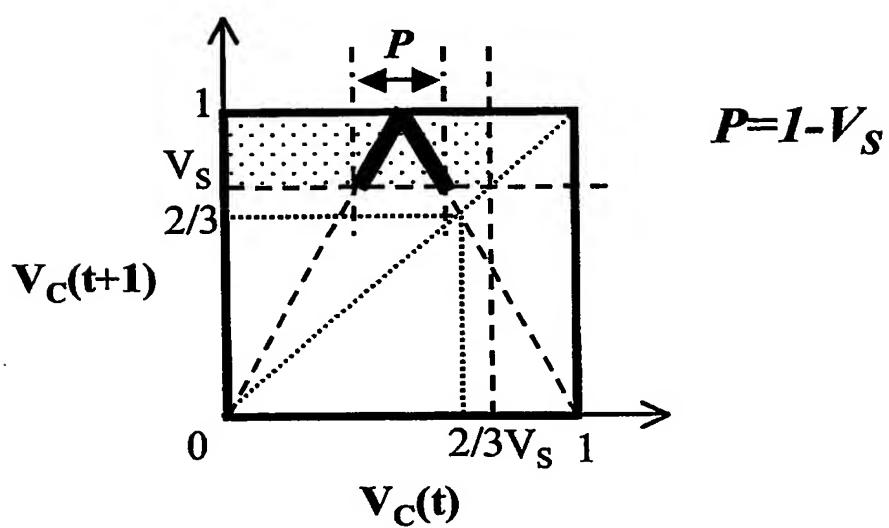


BEST AVAILABLE COPY

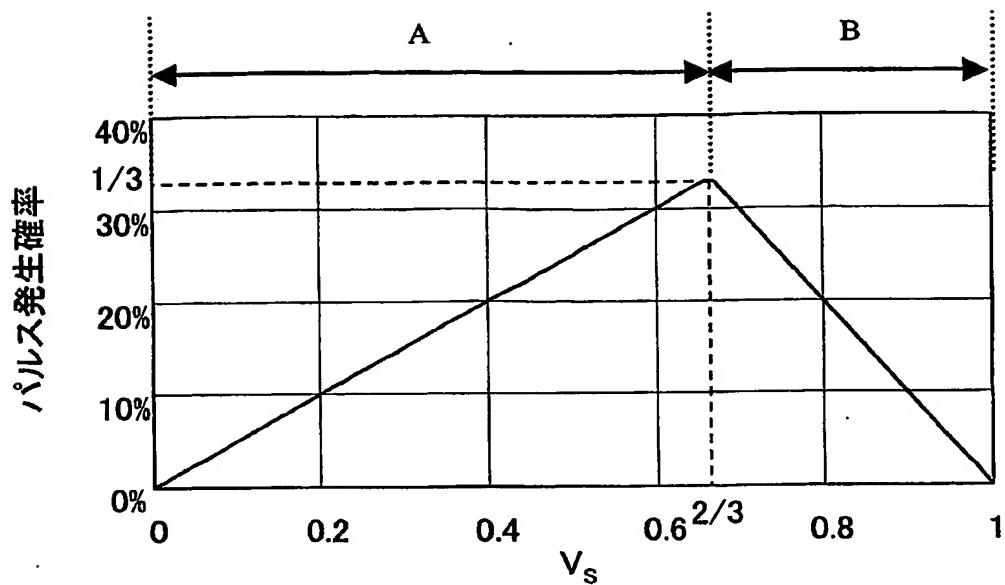
【図9】



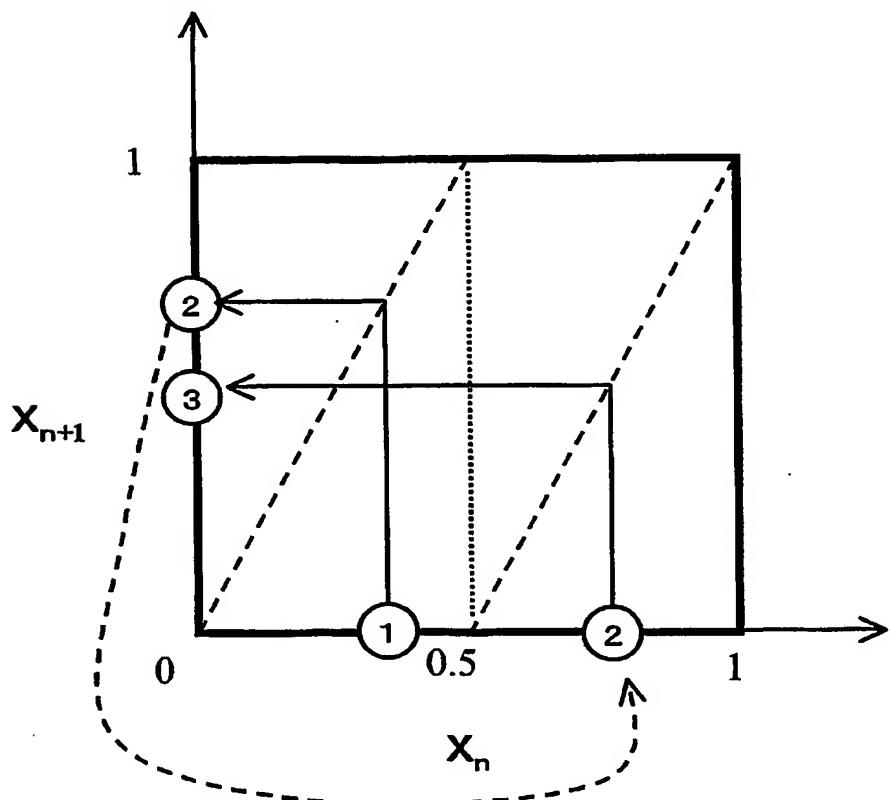
【図10】

(a) $V_S \leq 2/3$ (b) $V_S \geq 2/3$ 

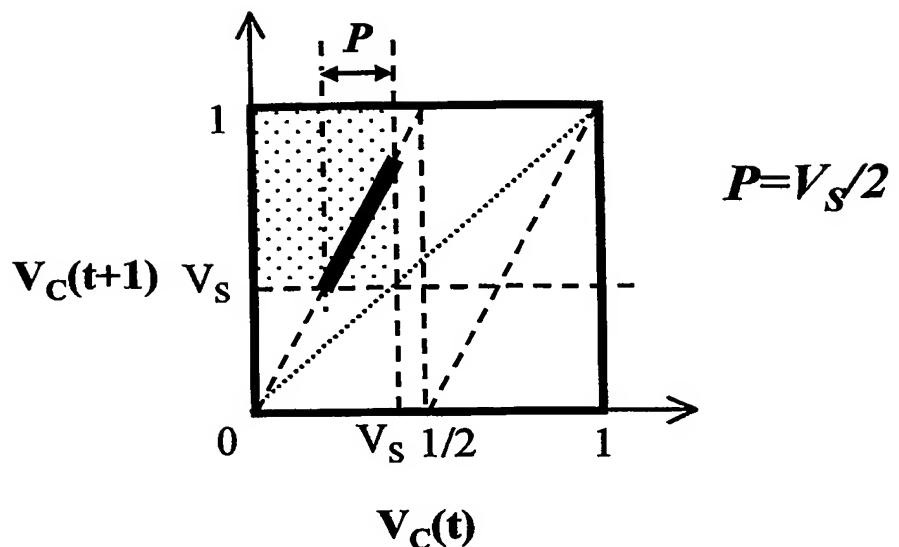
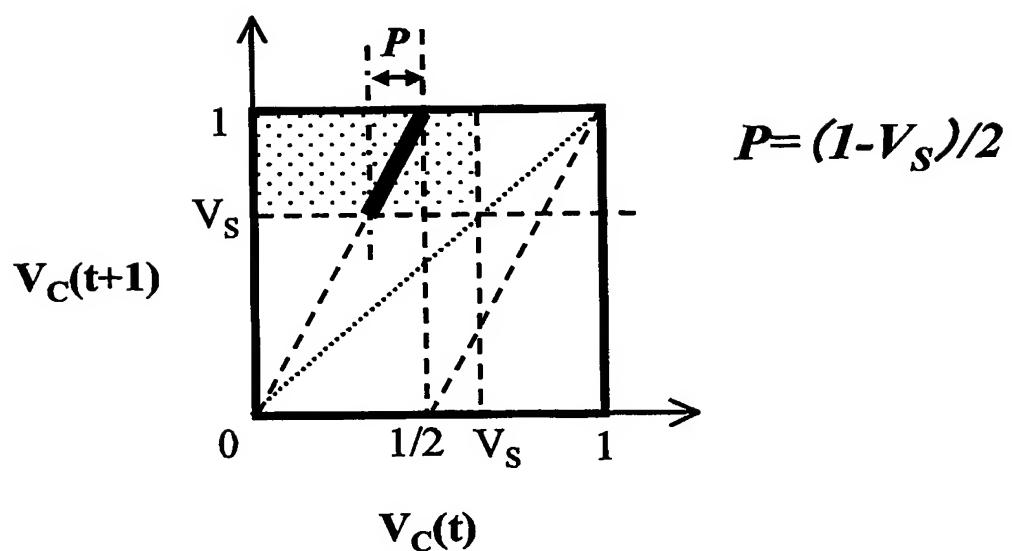
【図11】



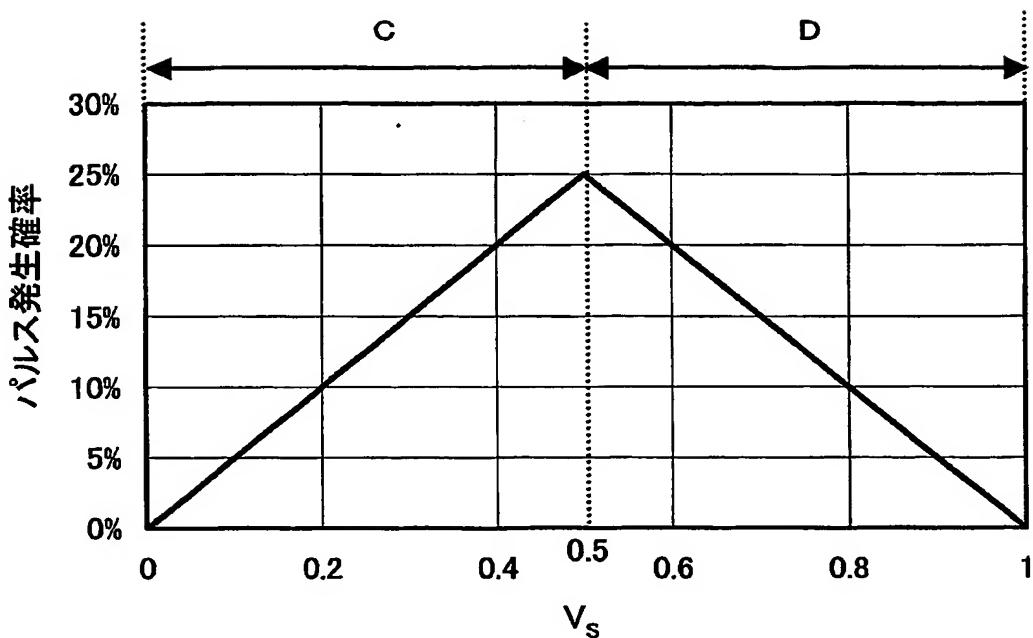
【図12】



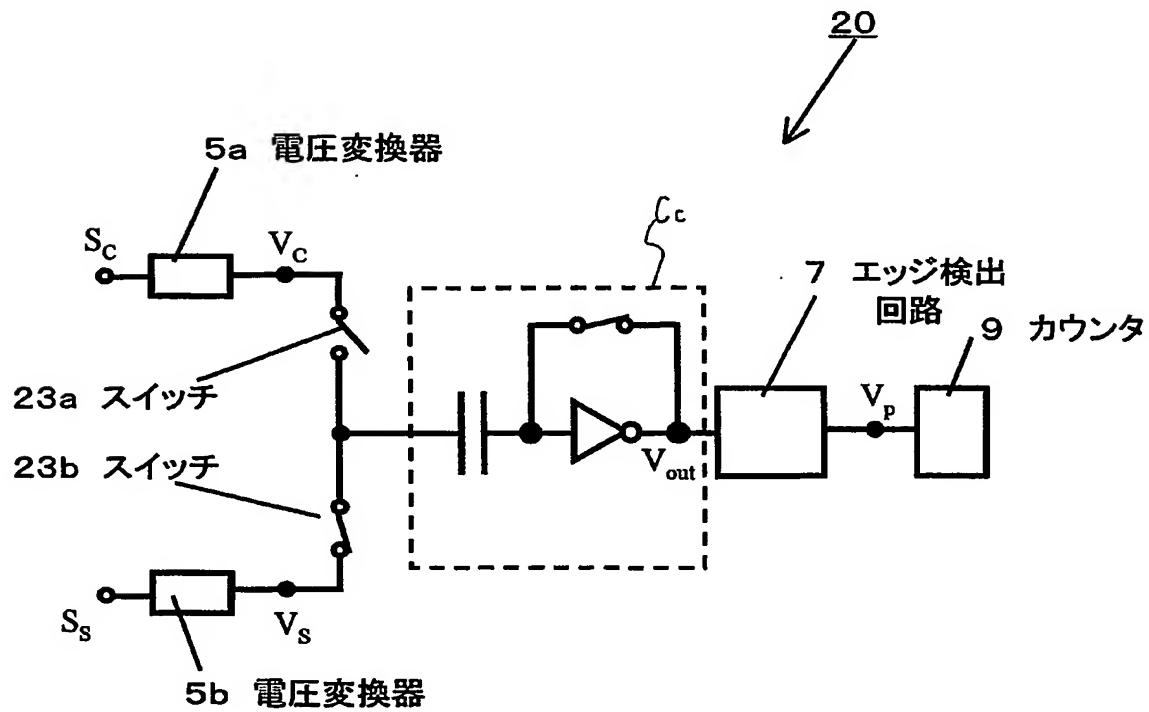
【図 1 3】

(a) $V_S \leq 1/2$ (b) $V_S \geq 1/2$ 

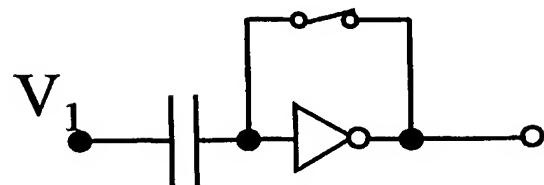
【図14】



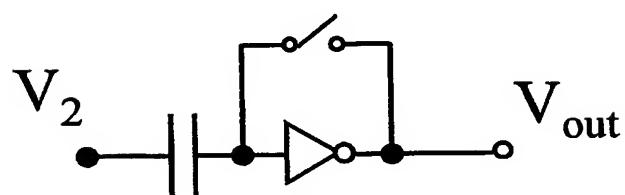
【図15】



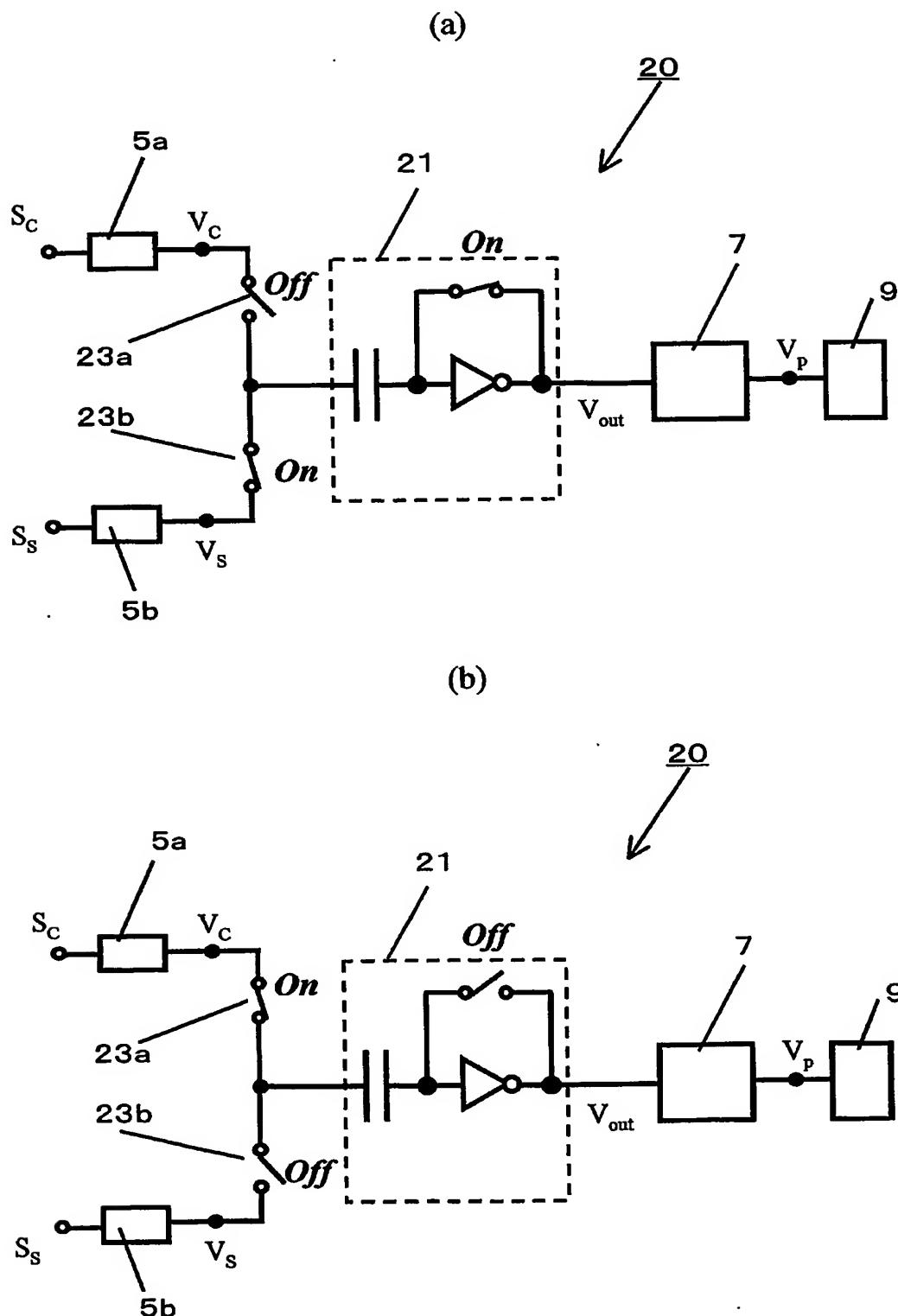
【図16】

(a) V_1 記憶

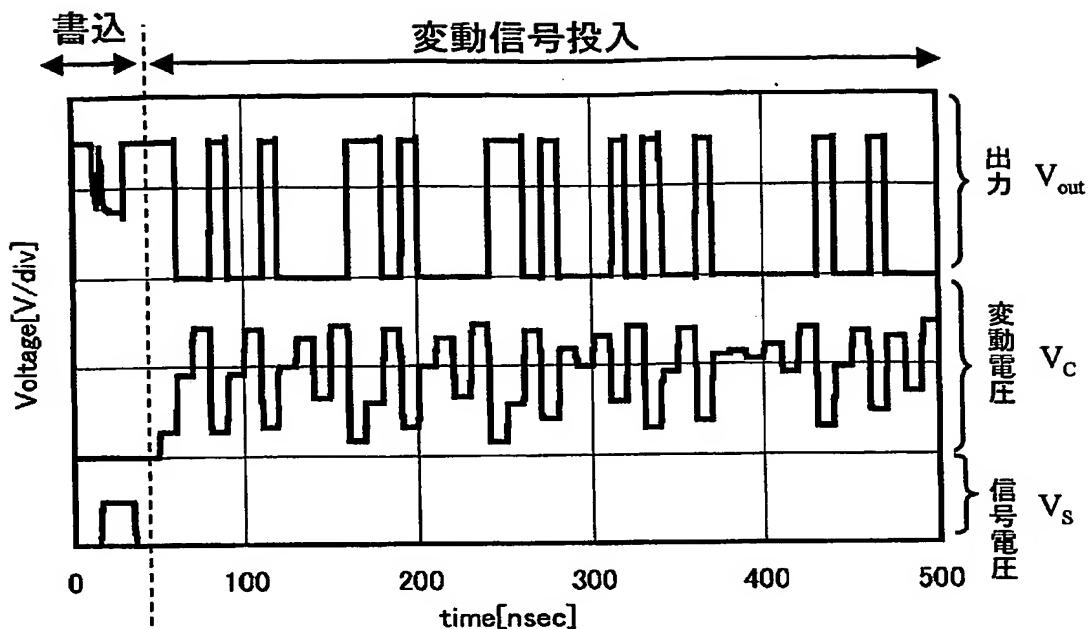
(b) 比較



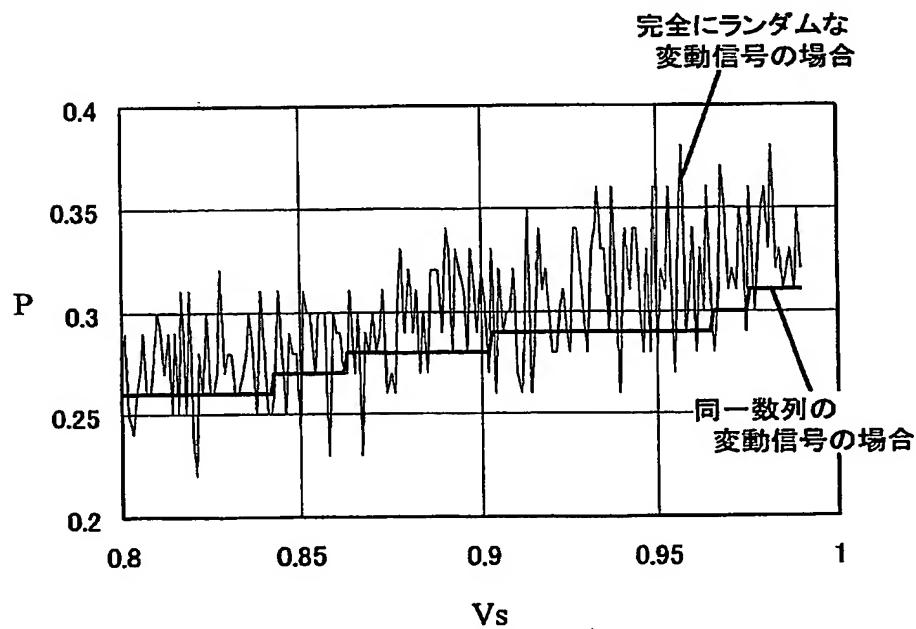
【図17】



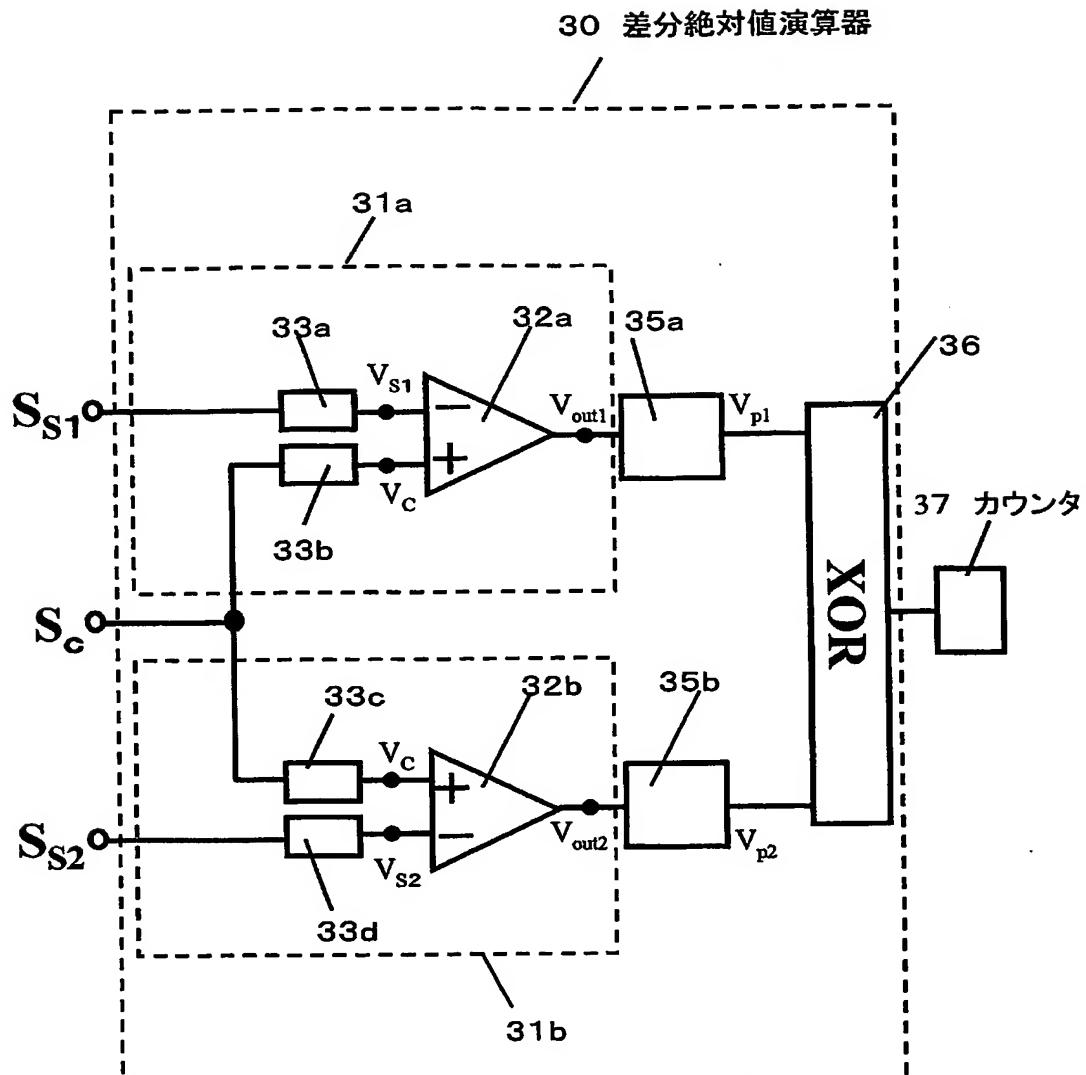
【図18】



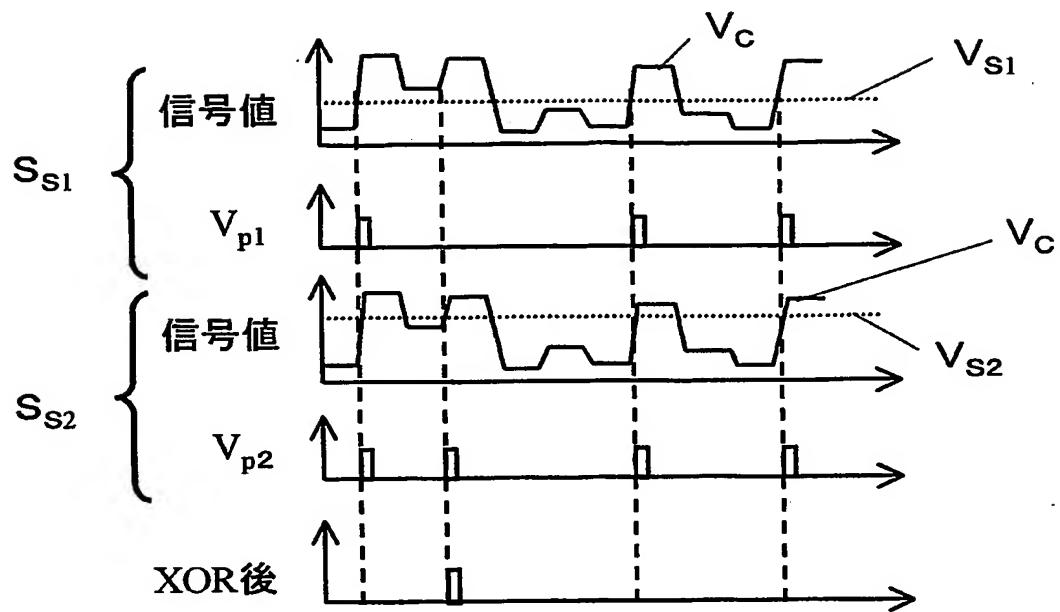
【図19】



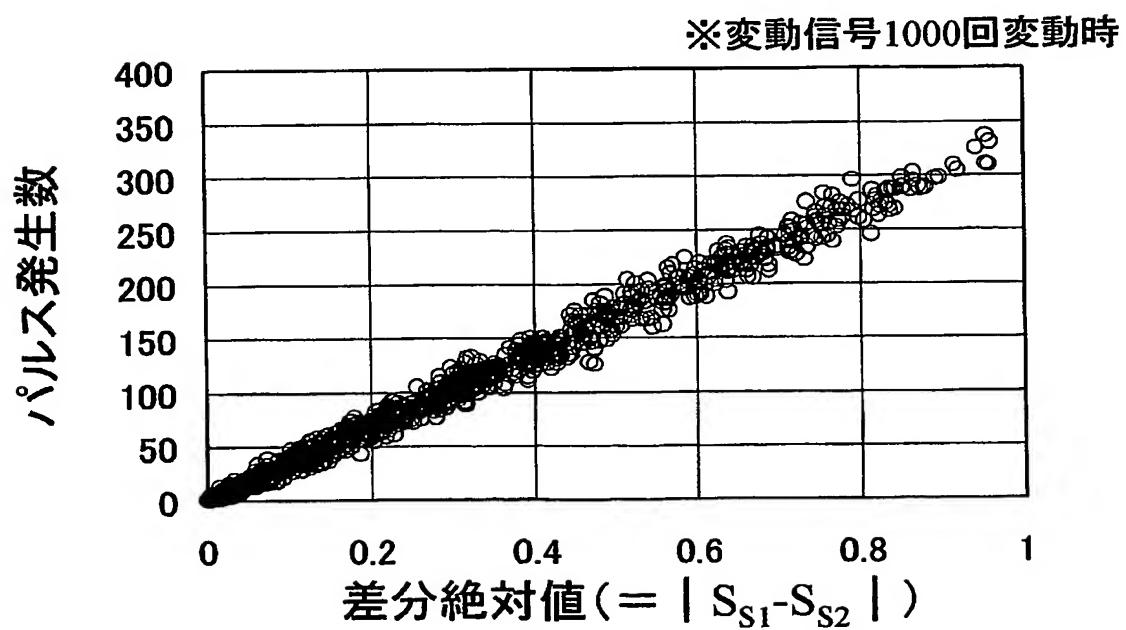
【図20】



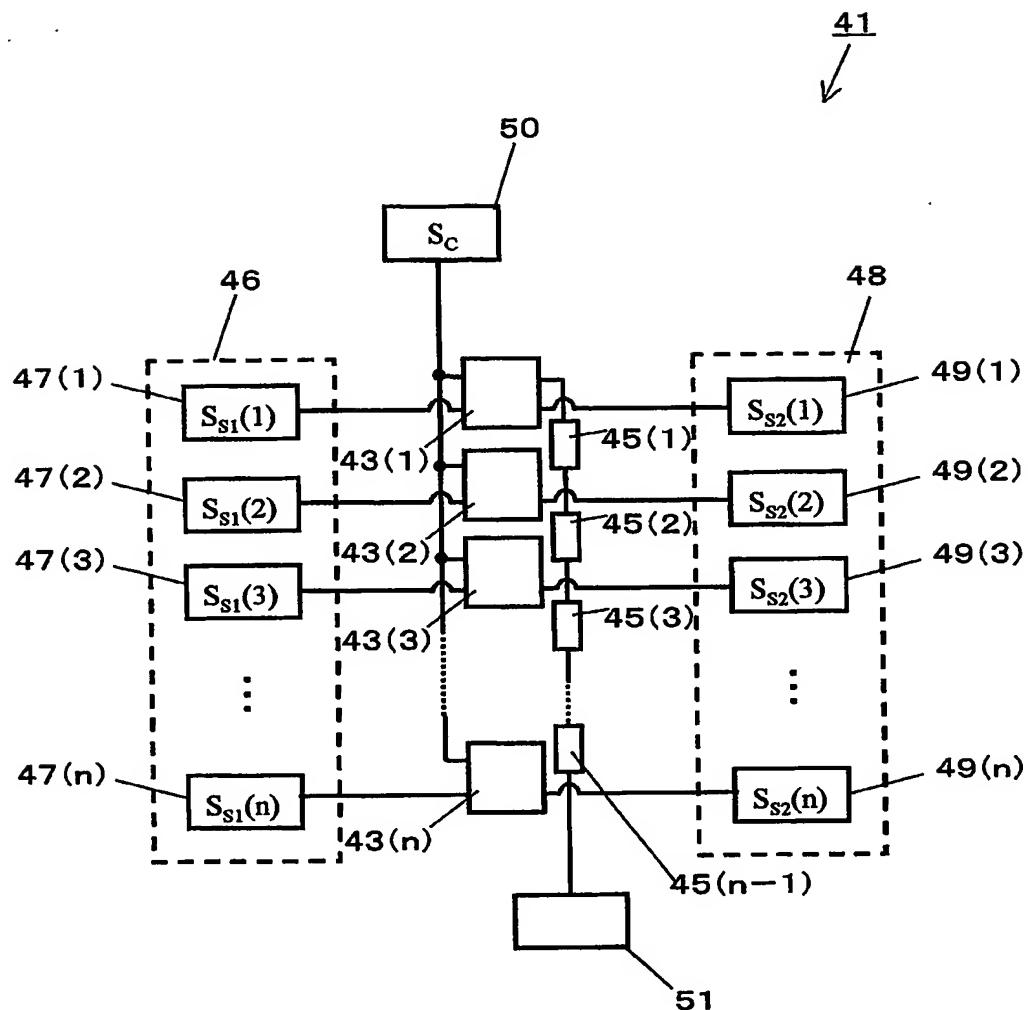
【図 2 1】



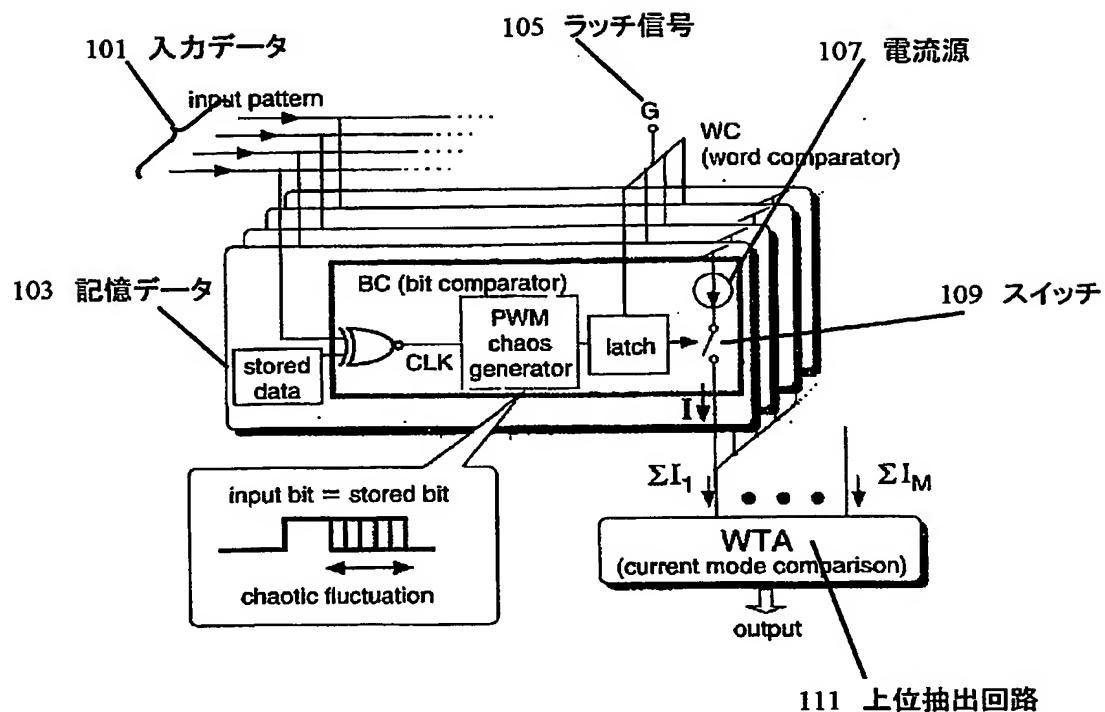
【図 2 2】



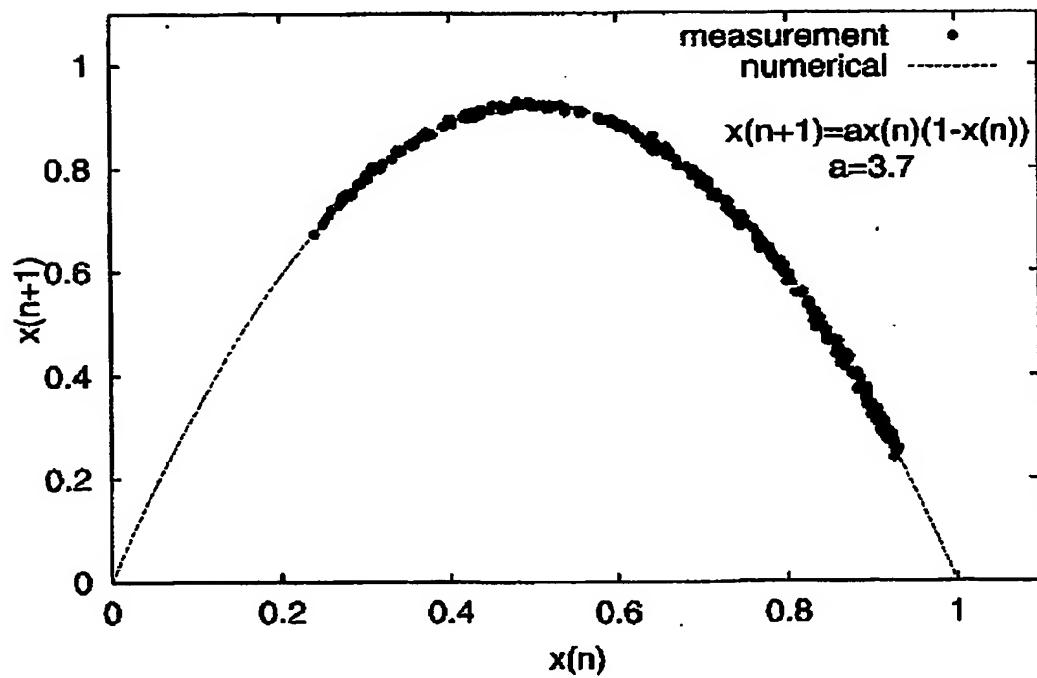
【図23】



【図24】



【図25】



【書類名】 要約書

【要約】

【課題】 従来技術例の距離演算装置は、デジタル情報の比較するために2値の比較しか実行できなかった。また、距離演算装置としてはデジタルのみの演算に対して、消費エネルギーの低減は原理的にあまり期待できなかった。

【解決手段】 比較器にアナログ入力信号と、ランダムに変動する信号を入力することで、比較器のパルス数により確率的にもとの入力信号を表わし、さらにこれらの確率的なパルス間の演算をXOR論理回路などのバイナリ論理回路で実行することで、差分絶対値演算、さらにはマンハッタン距離演算などの演算を確率的に実行する。この演算手法は、特に膨大なベクトルマッチングを並列アナログ的に（確率的に）演算する手法として、非常に高速且つ低消費電力で演算を実行できる。

【選択図】 図1

特願2003-052827

出願人履歴情報

識別番号

[000005821]

1. 変更年月日

[変更理由]

住 所

氏 名

1990年 8月28日

新規登録

大阪府門真市大字門真1006番地

松下電器産業株式会社